

#4 5-19-04  
Priority papers

JC879 U.S. PTO  
10/041673  
01/10/02

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2001년 제 13450 호  
Application Number PATENT-2001-0013450

출원년월일 : 2001년 03월 15일  
Date of Application MAR 15, 2001

출원인 : 블루텍 주식회사  
Applicant(s) BLUE TEK CO., LTD

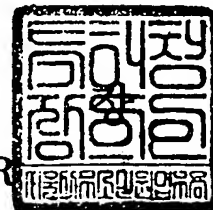
CERTIFIED COPY OF  
PRIORITY DOCUMENT



2001 년 11 월 22 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0006
【제출일자】	2001.03.15
【국제특허분류】	H03F
【발명의 명칭】	오디오 전력 증폭 장치 및 방법
【발명의 영문명칭】	Audio power amplifying apparatus and method
【출원인】	
【명칭】	블루텍 주식회사
【출원인코드】	1-2001-003152-1
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2001-008154-6
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2001-008195-6
【발명자】	
【성명의 국문표기】	기보 마사오
【성명의 영문표기】	GIBO, Masao
【주소】	경기도 수원시 팔달구 매탄3동 416번지
【국적】	JP
【발명자】	
【성명의 국문표기】	손원석
【성명의 영문표기】	SON, Won Suk
【주민등록번호】	651124-1005219
【우편번호】	442-742
【주소】	경기도 수원시 팔달구 매탄3동 416번지
【국적】	KR
【심사청구】	청구

## 【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
이영필 (인) 대리인  
이해영 (인)

## 【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 8 면 8,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 9 항 397,000 원

【합계】 434,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

## 【요약서】

## 【요약】

오디오 전력 증폭 장치 및 방법이 개시된다. 각각이, 외부로부터 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력하는 제1 ~ 제B 전력 증폭단들을 갖는 이 장치에서, 제b( $1 \leq b \leq B$ ) 전력 증폭단의 전치 증폭부는, 오디오 입력 신호를 양 및 음의 부분들로 나누어 전치 증폭하고, 전원 공급부는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들 및 음의 제1 ~ 제M 전원들을 공급하고, 전력 증폭부는 전치 증폭된 양의 부분의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 양의 제1 ~ 제M 전원들 중 하나로부터 선택하여 전치 증폭된 양의 부분을 전력 증폭하고, 전치 증폭된 음의 부분의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 음의 제1 ~ 제M 전원들 중 하나로부터 선택하여 전치 증폭된 음의 부분을 전력 증폭하며, 신호 합성부는 전력 증폭된 양 및 음의 부분들을 합성하여 오디오 출력 신호로서 구하는 것을 특징으로 한다. 그러므로, 제작 단가를 절감시키도록 하고 칩의 크기를 줄일 수 있도록 하며, 고주파 잡음을 원천적으로 제거할 수 있으며 왜곡을 줄일 수도 있고, 선택될 수 있는 공급 전원에 레벨의 종류를 쉽게 확장시킬 수 있는 효과를 갖는다.

## 【대표도】

도 4

**【명세서】****【발명의 명칭】**

오디오 전력 증폭 장치 및 방법{Audio power amplifying apparatus and method}

**【도면의 간단한 설명】**

도 1은 본 발명에 의한 오디오 전력 증폭 장치의 개략적인 블록도이다.

도 2는 도 1에 도시된 제b 전력 증폭단의 본 발명에 의한 블록도이다.

도 3은 도 2에 도시된 제b 전력 증폭단에서 수행되는 본 발명에 의한 오디오 전력 증폭 방법을 설명하기 위한 플로우차트이다.

도 4는 도 2에 도시된 전치 증폭부, 전력 증폭부 및 신호 합성부의 본 발명에 의한 바람직한 일 실시예들의 회로도이다.

도 5는 도 4에 도시된 오디오 전력 증폭 장치의 예시적인 동작을 설명하기 위한 그래프이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 오디오 신호의 처리에 관한 것으로서, 특히, 오디오 신호의 전력을 증폭하는 오디오 전력 증폭 장치 및 방법에 관한 것이다.

<7> 오디오 신호를 입력하여 전력을 증폭하는 여러개의 오디오 전력 증폭 장치들중 하나로서, Sanyo회사에서 제작된 Thick Film Hybrid 집적회로(IC)들중 제품

번호 SK411-200의 제품명 'AF Power Amplifier(Split Power Supply)'라는 IC(이하, 종래의 오디오 전력 증폭 장치라 한다.)가 있다.

<8> 종래의 오디오 전력 증폭 장치는 입력되는 오디오 신호의 레벨이 높을 때는 높은 전원 전압을 사용하고 오디오 신호의 레벨이 낮을 때는 낮은 전원 전압을 사용하여 오디오 신호의 전력을 증폭시킬 때 소비되는 전력을 절감한다. 이를 위해, 입력되는 오디오 신호의 레벨을 판단하는 별도의 비교기를 마련해야 하므로, 종래의 오디오 전력 증폭 장치는 제작 가격을 상승시키고, 입력되는 오디오 신호의 레벨에 따라 다른 비교된 결과들을 스위칭시켜 출력하는 비교기의 스위칭 잡음으로 인해 고주파 잡음을 발생시킬 뿐만 아니라 심한 왜곡(distortion)도 발생시키는 문제점들을 갖는다.

<9> 또한, 전술한 종래의 오디오 전력 증폭 장치는 입력되는 오디오 신호의 레벨에 따라 전원 전압을 2 종류로만 스위칭하였으나 여러 종류로 전원 전압들로 스위칭할 경우 더욱 많은 비교기들을 마련하므로, 비교기의 존재로 인해 발생하는 전술한 문제점들은 더욱 심각해진다.

**【발명이 이루고자 하는 기술적 과제】**

<10> 본 발명이 이루고자 하는 기술적 과제는, 오디오 입력 신호의 레벨에 비례하는 레벨을 갖는 공급 전원을 비교기를 사용하지 않고 선형적으로 선택하고, 선택된 공급 전원을 이용하여 오디오 입력 신호의 전력을 증폭할 수 있는 오디오 전력 증폭 장치를 제공하는 데 있다.

<11> 본 발명이 이루고자 하는 다른 기술적 과제는, 상기 오디오 전력 증폭 장치에서 수행되는 오디오 전력 증폭 방법을 제공하는 데 있다.

【발명의 구성 및 작용】

<12> 상기 과제를 이루기 위해, 각각이, 외부로부터 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력하는 제1 ~ 제B 전력 증폭단들을 갖는 본 발명에 의한 오디오 전력 증폭 장치의 상기 제b( $1 \leq b \leq B$ ) 전력 증폭단은, 상기 오디오 입력 신호를 양 및 음의 부분들로 나누어 증폭하고, 증폭된 양 및 음의 부분들을 출력하는 전치 증폭부와, 점차적으로 감소하는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들 및 점차적으로 감소하는 서로 다른 레벨을 갖는 음의 제1 ~ 제M 전원들을 공급하는 전원 공급부와, 상기 증폭된 양의 부분의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 상기 양의 제1 ~ 제M 전원들 중 하나로부터 선택하고 상기 증폭된 음의 부분의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 상기 음의 제1 ~ 제M 전원들 중 하나로부터 선택하며, 상기 양의 공급 전원에 응답하여 상기 증폭된 양의 부분을 다시 증폭하고 상기 음의 공급 전원에 응답하여 상기 증폭된 음의 부분을 다시 증폭하며, 다시 증폭된 양 및 음의 부분들을 출력하는 전력 증폭부 및 상기 전력 증폭부들에서 다시 증폭된 양 및 음의 부분들을 합성하고, 합성한 결과를 상기 오디오 출력 신호로서 출력하는 신호 합성부로 구성되는 것이 바람직하다.

<13> 상기 다른 과제를 이루기 위해, 각각이, 외부로부터 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력하는 제1 ~ 제B 전력 증폭단들을 갖는 오디오 전력 증폭 장치의 상기

제 $b(1 \leq b \leq B)$  전력 증폭단에서 수행되는 본 발명에 의한 전력 증폭 방법은, 상기 오디오 입력 신호를 양 및 음의 부분들로 나누어 증폭하여 증폭된 양 및 음의 부분들을 구하는 (a) 단계와, 상기 (a) 단계에서 증폭된 양의 부분의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 외부에서 제공되며 점차적으로 감소하는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들 중 하나로부터 선택하고 상기 (a) 단계에서 증폭된 음의 부분의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 외부에서 제공되며 점차적으로 감소하는 서로 다른 레벨을 갖는 음의 제1 ~ 제M 전원들 중 하나로부터 선택하며, 선택된 상기 양의 공급 전원에 응답하여 상기 (a) 단계에서 증폭된 양의 부분을 다시 증폭하고 선택된 상기 음의 공급 전원에 응답하여 상기 (a) 단계에서 증폭된 음의 부분을 다시 증폭하는 (b) 단계 및 상기 (b) 단계에서 다시 증폭된 양 및 음의 부분들을 합성하고, 합성한 결과를 상기 오디오 출력 신호로서 결정하는 (c) 단계로 이루어지는 것이 바람직하다.

<14> 이하, 본 발명에 의한 오디오 전력 증폭 장치의 구성 및 동작을 첨부한 도면을 참조하여 다음과 같이 설명한다.

<15> 도 1은 본 발명에 의한 오디오 전력 증폭 장치의 개략적인 블럭도로서, 제1 ~ 제B 전력 증폭단들(10, ... 및 12)로 구성된다.

<16> 도 1에 도시된 제1 ~ 제B 전력 증폭단들(10, ... 및 12) 각각은 외부로부터 입력단자 IN을 통해 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력단자  $OUT_1, \dots$  또는  $OUT_B$ 를 통해 스피커(미도시)따위로 출력한다. 예컨대, 제 $b(1 \leq b \leq B)$  전력 증폭단은 외부로부



터 입력단자 IN을 통해 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력단자 OUT<sub>b</sub>를 통해 출력한다.

<17> 이하, 본 발명에 의한 제b 전력 증폭단의 구성 및 동작과, 그 증폭단에서 수행되는 본 발명에 의한 오디오 전력 증폭 방법을 첨부한 도면들을 참조하여 다음과 같이 설명한다.

<18> 도 2는 도 1에 도시된 제b 전력 증폭단(10, ... 또는 12)의 본 발명에 의한 블럭도로서, 전치 증폭부(20), 전원 공급부(22), 전력 증폭부(24) 및 신호 합성부(26)로 구성된다.

<19> 도 3은 도 2에 도시된 제b 전력 증폭단에서 수행되는 본 발명에 의한 오디오 전력 증폭 방법을 설명하기 위한 플로우차트로서, 오디오 입력 신호를 양의 부분과 음의 부분으로 나누어 증폭한 결과들의 레벨에 상응하여 해당하는 부분들을 전력 증폭하는 단계(제40 및 제42 단계들) 및 전력 증폭된 결과들을 합성하여 오디오 출력 신호를 구하는 단계(제44 단계)로 이루어진다.

<20> 도 2에 도시된 본 발명에 의한 제b 전력 증폭단의 전치 증폭부(20)는 입력단자 IN을 통해 외부로부터 입력한 교류 형태의 오디오 입력 신호를 양의 부분과 음의 부분들로 나누고, 나뉘어진 양의 부분과 음의 부분을 증폭하며, 증폭된 양 및 음의 부분들(30 및 32)을 전력 증폭부(24)로 전치 증폭된 양 및 음의 부분들로서 출력한다(제40 단계). 이 때, 전치 증폭부(20)는 신호 합성부(26)로부터 궤환되는 오디오 출력 신호에 응답하여 증폭율을 가변시킬 수도 있다.

<21> 제40 단계후에, 전력 증폭부(24)는 전치 증폭된 양의 부분(30)의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 전원 공급부(22)로부터 출력되는 양의 제1 ~ 제M 전원들( $+V_1 \sim +V_M$ )중 하나로부터 선택하고 전치 증폭된 음의 부분(32)의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 음의 제1 ~ 제M 전원들( $-V_1 \sim -V_M$ ) 중 하나로부터 선택하며, 전치 증폭된 양의 부분(30)을 선택된 양의 공급 전원에 응답하여 다시 증폭하고 전치 증폭된 음의 부분(32)을 선택된 음의 공급 전원에 응답하여 다시 증폭하고, 다시 증폭된 양 및 음의 부분들을 신호 합성부(26)로 전력 증폭된 양 및 음의 부분들(34 및 36)로서 출력한다(제42 단계). 이를 위해, 전원 공급부(22)는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들( $+V_1 \sim +V_M$ ) 및 서로 다른 레벨을 갖는 음의 제1 ~ 제M 전원들( $-V_1 \sim -V_M$ )을 전력 증폭부(24)로 출력한다. 이 때, 제1 전원으로부터 제M 전원으로 갈수록 레벨( $|V_A|$ )(여기서,  $1 \leq A \leq M$ )이 낮아진다고 한다. 즉,  $|V_1| > |V_2| > |V_3| > \dots > |V_{M-2}| > |V_{M-1}| > |V_M|$  이다.

<22> 제42 단계후에, 신호 합성부(26)는 전력 증폭된 양 및 음의 부분들(34 및 36)을 합성하고, 합성한 결과를 오디오 출력 신호로서 출력단자  $OUT_b$ 를 통해 출력한다(제44 단계).

<23> 결국, 도 2 및 도 3에 도시된 본 발명에 의한 오디오 전력 증폭 장치 및 방법은 푸시-풀(push-pull) 형태로 오디오 입력 신호의 전력을 증폭함을 알 수 있다.

<24> 이하, 도 2에 도시된 제b 전력 증폭단의 본 발명에 의한 바람직한 일 실시예의 구성 및 동작을 첨부한 도면을 참조하여 다음과 같이 살펴본다.

<25> 도 4는 도 2에 도시된 전치 증폭부(20), 전력 증폭부(24) 및 신호 합성부(26)의 본 발명에 의한 바람직한 일 실시예들(20A, 24A 및 26A)의 회로도로서, 전치 증폭부(20A), 전력 증폭부(24A) 및 신호 합성부(26A)로 구성된다.

<26> 전치 증폭부(20A)는 저항들( $R_1' \sim R_{13}'$ ), 커패시터들( $C_1 \sim C_4$ ), 연산 증폭기(50), 제너 다이오드(ZD) 및 트랜지스터들( $Q_1' \sim Q_4'$ )로 구성된다. 연산 증폭기(50)의 음(-)의 입력단자와 연결된 저항( $R_1'$ )은 입력 바이어스용 저항으로서, 음(-)의 입력단자를 영(零) 전위로 바이어스하는 역할을 한다. 이 때, 음 궤환용 커패시터( $C_1$ )와 저항( $R_4'$ )은 저역 차단 주파수( $f_L$ )를 다음 수학식 1과 같이 결정한다.

<27> 
$$f_L = \frac{1}{2\pi C_1 \cdot R_4'}$$
  
 【수학식 1】

<28> 도 4에 도시된 저항들( $R_3'$  및  $R_4'$ )은 연산 증폭기(50)에서 증폭되는 전압 이득을 결정하는 역할을 하고, 커패시터들( $C_2$ ,  $C_3$  및  $C_4$ )은 발진을 방지하는 역할을 하며, 저항( $R_2'$ )은 임피던스를 매칭시키고, 저항( $R_{13}'$ )은 위상을 보정하는 역할을 한다.

<29> 또한, 트랜지스터들( $Q_1'$  및  $Q_2'$ ), 제너 다이오드(ZD) 및 저항들( $R_5'$ ,  $R_6'$ ,  $R_8'$  및  $R_{11}'$ )로 구성되는 정 전류부는 전압 증폭을 하는 전치 구동(pre-drive)용 트랜지스터들( $Q_3'$  및  $Q_4'$ )의 베이스 전류를 제어하는 역할을 한다. 여기서, 저

항들( $R_7'$ ,  $R_9'$ ,  $R_{10}'$  및  $R_{12}'$ )은 트랜지스터들( $Q_3'$  및  $Q_4'$ )을 바이어스시키기 위해 마련된다.

<30> 한편, 도 4에 도시된 전력 증폭부(24A)는 전치 증폭된 양의 부분(30)과 전치 증폭된 음의 부분(32) 사이에 직렬 연결되는 제1 ~ 제2M 저항들( $R_1 \sim R_{2M}$ ), 제1 ~ 제4M-4 다이오드들( $D_1 \sim D_{4M-4}$ ), 제1 ~ 제2M 전류 증폭기들(60, ..., 62, 64, 70, ..., 72 및 74) 및 트랜지스터( $Q_{13}$ )로 구성된다.

<31> 여기서, 제1 ~ 제M 전류 증폭기들(60, ..., 62 및 64)은 전원 공급부(22)로부터 출력되는 양의 제1 ~ 제M 전원들( $+V_1 \sim +V_M$ )과 각각 연결되며 서로 직렬 연결된다. 예컨대, 제1 전류 증폭기(60)는 전원 공급부(22)로부터 출력되는 가장 높은 양의 레벨을 갖는 제1 전원( $+V_1$ )과 연결되고, 제M-1 전류 증폭기(62)는 전원 공급부(22)로부터 출력되는 가장 낮은 양의 레벨보다 조금 더 높은 레벨을 갖는 제M-1 전원( $+V_{M-1}$ )과 연결되고, 제M 전류 증폭기(64)는 전원 공급부(22)로부터 출력되는 가장 낮은 양의 레벨을 갖는 제M 전원( $+V_M$ )과 연결된다.

<32> 이 때, 제M+1 ~ 제2M 전류 증폭기들(70, ..., 72 및 74)은 전원 공급부(22)로부터 출력되는 음의 제1 ~ 제M 전원들( $-V_1 \sim -V_M$ )과 각각 연결되며 서로 직렬 연결된다. 예컨대, 제M+1 전류 증폭기(70)는 전원 공급부(22)로부터 출력되는 가장 낮은 음의 레벨을 갖는 제1 전원( $-V_1$ )과 연결되고, 제2M-1 전류 증폭기(72)는 전원 공급부(22)로부터 출력되는 가장 높은 음의 레벨보다 조금 더 낮은 레벨을 갖는 음의 제M-1 전원( $-V_{M-1}$ )과 연결되고, 제2M 전류 증폭기(74)는 전원

공급부(22)로부터 출력되는 가장 높은 음의 레벨을 갖는 제M 전원( $-V_M$ )과 연결된다.

<33> 이를 위해, 제1 ~ 제2M 전류 증폭기들(60, ..., 62, 64, 70, ..., 72 및 74) 각각은 제1 트랜지스터( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  또는  $Q_{12}$ ), 제2 트랜지스터( $Q_2, \dots, Q_4, Q_6, Q_7, \dots, Q_9$  또는  $Q_{11}$ ) 및 바이어스용 저항( $R_{2M+1}, \dots, R_{2M+4}, R_{2M+5}, R_{2M+6}, \dots, R_{2M+7}$  또는  $R_{2M+8}$ )으로 구현될 수 있다. 즉, 제1 ~ 제2M 전류 증폭기들(60, ..., 62, 64, 70, ..., 72 및 74) 각각은 다알링톤(Darlington) 구조를 갖을 수 있다.

<34> 여기서, 제1 트랜지스터( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  또는  $Q_{12}$ )는 각자의 바이어스 측( $90, \dots, 92, 94, 96, \dots, 98$  및  $100$ )과 연결되는 베이스 및 양 또는 음의 해당하는 전원( $+V_1, \dots, +V_{M-1}, +V_M, -V_1, \dots, -V_{M-1}$  또는  $-V_M$ )과 연결되는 컬렉터를 갖는다. 이 때, 저항( $R_{2M+1}, \dots, R_{2M+4}, R_{2M+5}, R_{2M+6}, \dots, R_{2M+7}$  또는  $R_{2M+8}$ )은 제1 트랜지스터( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  또는  $Q_{12}$ )의 이미터와 연결되는 일측을 갖고, 제2 트랜지스터( $Q_2, \dots, Q_4, Q_6, Q_7, \dots, Q_9$  또는  $Q_{11}$ )는 제1 트랜지스터( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  또는  $Q_{12}$ )의 이미터와 연결되는 베이스, 제1 트랜지스터( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  또는  $Q_{12}$ )의 컬렉터와 저항( $R_{2M+1}, \dots, R_{2M+4}, R_{2M+5}, R_{2M+6}, \dots, R_{2M+7}$  또는  $R_{2M+8}$ )의 타측 사이에 각각 연결되는 컬렉터 및 이미터를 갖는다.

<35> 전술한 구성을 갖는 제1 ~ 제2M 전류 증폭기들(60, ..., 62, 64, 70, ..., 72 및 74)의 동작을 살펴보면, 제1 전류 증폭기(60)는 제1 저항( $R_1$ )과 전치 증폭된 양의 부분(30) 사이에 존재하는 제3 노드( $N_3$ )에 걸리는 전압 강하의 레벨에

응답하여 바이어스된다. 이 때, 제 $m$ ( $2 \leq m \leq M-1$ ) 전류 증폭기는 제 $m-1$  저항( $R_1$ , ... 또는  $R_{M-2}$ )과 제 $m$  저항( $R_2$ , ... 또는  $R_{M-1}$ ) 사이에 존재하는 제1 노드( $N1$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $m-1$  전류 증폭기로부터 출력되는 전류를 증폭하여 제 $m+1$  전류 증폭기로 출력한다. 제 $M$  전류 증폭기(64)는 제 $M-1$  저항( $R_{M-1}$ )과 제 $M$  저항( $R_M$ ) 사이에 존재하는 제5 노드( $N5$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $M-1$  전류 증폭기(62)로부터 출력되는 전류를 증폭하여 전력 증폭된 양의 부분(34)으로서 신호 합성부(26A)로 출력한다. 제 $M+1$  전류 증폭기(70)는 제 $M+1$  저항( $R_{M+1}$ )과 전치 증폭된 음의 부분(32) 사이에 존재하는 제4 노드( $N4$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스된다. 이 때, 제 $M+m$  전류 증폭기는 제 $M+m-1$  저항( $R_{M+1}$ , ... 또는  $R_{2M-2}$ )과 제 $M+m$  저항( $R_{M+2}$ , ... 또는  $R_{2M-1}$ ) 사이에 존재하는 제2 노드( $N2$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $M+m-1$  전류 증폭기로부터 출력되는 전류를 증폭하여 제 $M+m+1$  전류 증폭기로 출력한다. 제 $2M$  전류 증폭기(74)는 제 $2M-1$  저항( $R_{2M-1}$ )과 제 $2M$  저항( $R_{2M}$ ) 사이에 존재하는 제6 노드( $N6$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $2M-1$  전류 증폭기(72)로부터 출력되는 전류를 증폭하여 전력 증폭된 음의 부분(36)으로서 신호 합성부(26A)로 출력한다.

<36> 예를 들어,  $m=M-1$ 인 경우, 제 $M-1$  전류 증폭기(62)는 제 $M-2$  저항( $R_{M-2}$ )과 제 $M-1$  저항( $R_{M-1}$ ) 사이에 존재하는 제1 노드( $N1$ )에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $M-2$  전류 증폭기(미도시)로부터 화살표 방향으로 입력되는 전류를 증폭하여 제 $M$  전류 증폭기(64)로 화살표 방향으로 출력한다. 이 때, 제 $2M-1$  전류 증폭기(72)는 제 $2M-2$  저항( $R_{2M-2}$ )과 제 $2M-1$  저항( $R_{2M-1}$ ) 사이에 존재

하는 제2 노드(N2)에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제2M-2 전류 증폭기(미도시)로부터 화살표 방향으로 입력되는 전류를 증폭하여 제2M 전류 증폭기(74)로 화살표 방향으로 출력한다.

<37> 결국, 제1 ~ 제2M 전류 증폭기들(60, ..., 62, 64, 70, ..., 72 및 74)의 동작 개시 레벨은 제1 ~ 제2M 저항들( $R_1 \sim R_{2M}$ )과 양 및 음의 제1 ~ 제2M 전원들( $+V_1, \dots, +V_{M-1}, +V_M, -V_1, \dots, -V_{M-1}$  및  $-V_M$ )에 의해 결정됨을 알 수 있다.

<38> 한편, 제1 다이오드( $D_1$ )는 제3 노드(N3)와 제1 전류 증폭기(60)의 바이어스 측(90)에 각각 연결되는 양극 및 음극을 갖고, 제2 다이오드( $D_2$ )는 제4 노드(N4)와 제M+1 전류 증폭기(70)의 바이어스측(96)에 각각 연결되는 음극 및 양극을 갖는다. 제3 ~ 제M 다이오드(들)중 하나인 제m+1 다이오드는 제1 노드(N1)와 제m 전류 증폭기의 바이어스측에 각각 연결되는 양극 및 음극을 갖는다. 이와 비슷하게, 제M+1 ~ 제2M-2 다이오드(들)중 하나인 제M+m-1 다이오드는 제2 노드(N2)와 제M+m 전류 증폭기의 바이어스측에 각각 연결되는 음극 및 양극을 갖는다.

<39> 예를 들면,  $m=M-1$ 인 경우, 제M 다이오드( $D_M$ )는 제1 노드(N1)와 제M-1 전류 증폭기(62)의 바이어스측(92)에 각각 연결되는 양극 및 음극을 갖고, 제2M-2 다이오드( $D_{2M-2}$ )는 제2 노드(N2)와 제2M-1 전류 증폭기(72)의 바이어스측(98)에 각각 연결되는 음극 및 양극을 갖는다.

<40> 전술한 구성을 갖는 제1 ~ 제2M-2 다이오드들( $D_1 \sim D_{2M-2}$ )은 제1 트랜지스터들(Q1, ..., Q3, Q5, Q8, ..., Q10 및 Q12)의 베이스-이미터간의 전압의 오버를 방지하는 역할을 한다. 만일, 제1 ~ 제2M-2 다이오드들(D

$1 \sim D_{2M-2}$ )이 마련되지 않을 경우, 제1 트랜지스터들( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  및  $Q_{12}$ ) 각각의 이미터-베이스간에 접합에 제너 항복이 발생하게 되고, 이로 인해 제1 트랜지스터들( $Q_1, \dots, Q_3, Q_5, Q_8, \dots, Q_{10}$  및  $Q_{12}$ )은 동작하지 않게 된다.

<41> 또한, 제 $2M-1 \sim 3M-3$  다이오드들( $D_{2M-1}, \dots, D_{3M-2}$  및  $D_{3M-3}$ )중 하나인 제 $x$ ( $2M-1 \leq x \leq 3M-3$ ) 다이오드는 양의 제 $x-2M+3$  전원( $+V_2, \dots, +V_{M-1}$  또는  $+V_M$ )과 제 $x-2M+2$  전류 증폭기(60, ... 또는 62)의 출력측에 각각 연결되는 양극 및 음극을 갖는다. 예를 들어,  $x=3M-3$ 인 경우, 제 $3M-3$  다이오드( $D_{3M-3}$ )는 양의 제 $M$  전원( $+V_M$ )과 제 $M-1$  전류 증폭기(62)의 출력측에 각각 연결되는 양극 및 음극을 갖는다. 제 $3M-2 \sim 4M-4$  다이오드(들)( $D_{3M-2}, \dots, D_{4M-3}$  및  $D_{4M-4}$ )중 하나인 제 $y$ ( $3M-2 \leq y \leq 4M-4$ ) 다이오드는 음의 제 $y-3M+4$  전원( $-V_2, \dots, -V_{M-1}$  또는  $-V_M$ )과 제 $y-3M+3$  전류 증폭기(70, ... 또는 72)의 출력측에 연결되는 각각 음극 및 양극을 갖는다. 예를 들어,  $y=4M-4$ 인 경우, 제 $4M-4$  다이오드( $D_{4M-4}$ )는 음의 제 $M$  전원( $-V_M$ )과 제 $2M-1$  전류 증폭기(72)의 출력측에 각각 연결되는 음극 및 양극을 갖는다.

<42> 전술한 구성을 갖는 제 $2M-1 \sim 4M-4$  다이오드들( $D_{2M-1}, \dots, D_{3M-2}$  및  $D_{4M-4}$ )은 전류의 역류를 방지하는 역할을 한다. 예컨대, 제 $x$  다이오드는 양의 제 $x-2M+3$  전원( $+V_2, \dots, +V_{M-1}$  또는  $+V_M$ )의 레벨보다 제 $x-2M+2$  전류 증폭기(60, ... 또는 62)의 출력측에 레벨이 더 높을 때 역류를 방지하는 역할을 하고, 제 $y$  다이오드는 제 $y-3M+3$  전류 증폭기(70, ... 또는 72)의 출력측에 레벨보다 음의



제 $y-3M+4$  전원( $-V_2, \dots, -V_{M-1}$  또는  $-V_M$ )의 레벨이 더 높을 때 역류를 방지하는 역할을 한다.

<43> 한편, 신호 합성부(26A)는 제 $M$  전류 증폭기(64)로부터 화살표 방향으로 출력되는 전력 증폭된 양의 부분(34)과 제 $2M$  전류 증폭기(74)로부터 화살표 방향으로 출력되는 전력 증폭된 음의 부분(36) 사이에 직렬 연결되는 저항들( $R_{2M+2}$  및  $R_{2M+3}$ )로 구성된다. 여기서, 저항들( $R_{2M+2}$  및  $R_{2M+3}$ )은 과 전류를 방지하기 위한 역할을 한다. 즉, 각 전류 증폭기(60, ..., 62, 64, 70, ..., 72 또는 74)의 제1 및 제2 트랜지스터들 각각이 갖는 파라미터 예를 들면, 전류 증폭 이득이 온도등과 같은 주변의 조건에 따라 영향을 받지 않도록 하는 역할을 한다. 이 때, 오디오 출력 신호는 저항( $R_{2M+2}$ )과 저항( $R_{2M+3}$ )의 사이로부터 출력단자  $OUT_b$ 를 통해 출력된다.

<44> 도 4에 도시된 제 $b$  전력 증폭단에서 전력 증폭부(24A)는 온도를 보상하기 위해, 제 $M$  저항( $R_M$ )과 제 $2M$  저항( $R_{2M}$ ) 사이에 연결되는 베이스, 제5 노드( $N5$ )와 제6 노드( $N6$ ) 사이에 연결되는 컬렉터 및 이미터를 갖는 트랜지스터( $Q13$ )를 더 마련할 수도 있다.

<45> 도 4에 도시된 바와 같은 전치 증폭부(20A), 전력 증폭부(24A) 및 신호 합성부(26A)를 갖는 본 발명에 의한 오디오 전력 증폭 장치의 동작을 세부적으로 살펴보면 다음과 같다.

<46> 먼저, 입력단자  $IN$ 을 통해 입력되는 오디오 입력 신호는 연산 증폭기(50)에서 전압 증폭된 후 저항들( $R_2'$ ,  $R_5'$  및  $R_6'$ )을 거쳐 트랜지스터들( $Q1'$  및  $Q2'$ )로 제공된다. 따라서, 연산 증폭기(50)에서 증폭된 오디오 입력 신호의 양의 부분

이 트랜지스터들(Q3')의 베이스로 인가되고, 연산 증폭기(50)에서 증폭된 오디오 입력 신호의 음의 부분이 트랜지스터들(Q4')의 베이스로 인가된다. 이 때, 트랜지스터(Q3')는 베이스에 인가되는 오디오 입력 신호의 양의 부분을 증폭하고, 증폭된 결과(30)를 전력 증폭부(24A)로 전치 증폭된 양의 부분으로서 출력하고, 트랜지스터(Q4')는 베이스에 인가되는 오디오 입력 신호의 음의 부분을 증폭하고, 증폭된 결과(32)를 전력 증폭부(24A)로 전치 증폭된 음의 부분으로서 출력한다.

<47> 이 때, 전력 증폭부(24A)의 제1 ~ 제M 저항들( $R_1 \sim R_M$ ), 제1, 제3 ~ 제M 다이오드들( $D_1, D_3 \sim D_M$ ) 및 제1 ~ 제M 전력 증폭기들(60, ..., 62 및 64)은 전치 증폭된 양의 부분(30)만을 전력 증폭하여 전력 증폭된 양의 부분(34)으로서 신호 합성부(26A)로 출력하고, 전력 증폭부(24A)의 제M+1 ~ 제2M 저항들( $R_{M+1} \sim R_{2M}$ ), 제2, 제M+1 ~ 제2M-2 다이오드들( $D_2, D_{M+1} \sim D_{2M-2}$ ) 및 제M+1 ~ 제2M 전력 증폭기들(70, ..., 72 및 74)은 전치 증폭된 음의 부분(32)만을 전력 증폭하여 전력 증폭된 음의 부분(36)으로서 신호 합성부(26A)로 출력한다.

<48> 본 발명의 이해를 돕기 위해  $M=3$ 이라 가정할 경우, 전치 증폭부(20A), 전력 증폭부(24A) 및 신호 합성부(26A)를 갖는 본 발명에 의한 오디오 전력 증폭 장치의 예시적인 동작을 살펴보면 다음과 같다.

<49> 도 5는 도 4에 도시된 오디오 전력 증폭 장치의 예시적인 동작을 설명하기 위한 그래프로서, 횡축은 시간을 나타내고, 종축은 전력 증폭부(24A)에 공급되는 양 또는 음의 공급 전압을 나타낸다. 여기서, 아날로그 형태의 신호(120)는 전치 증폭부(20A)에서 전치 증폭된 양 및 음의 부분들을 나타낸다.

<50> 만일, 전치 증폭된 양 및 음의 부분들(30 및 32)(120)이 도 5에 도시된 바와 같이  $+V_3 \sim -V_3$ 에 존재할 때(구간 ㉔), 제3 및 제6 전력 증폭기들(64 및 74)만 동작하고, 제1, 제2, 제4 및 제5 전력 증폭기들(60, 62, 70 및 72)은 동작하지 않는다. 왜냐하면, 트랜지스터들(Q2, Q4, Q7 및 Q9)이 고 저항 상태가 되기 때문이다. 예컨데, 도 5에 도시된 바와 같이 양의 제1 ~ 제3 전원들( $+V_1 \sim +V_3$ )중에서 양의 제3 전원( $+V_3$ )이 양의 공급 전원으로서 선택되고 음의 제1 ~ 제3 전원들( $-V_1 \sim -V_3$ )중에서 음의 제3 전원( $-V_3$ )이 음의 공급 전원으로서 선택된다. 이 때, 전력 증폭부(24A)는 양 및 음의 제3 전원들( $+V_3$  및  $-V_3$ )에 응답하여 양 및 음의 부분들(30 및 32)을 전력 증폭한다. 따라서, 도 5에 도시된 구간 ㉔에서와 같이 양의 공급 전원으로서  $+V_1$  또는  $+V_2$ 가 공급되고, 음의 공급 전원으로서  $-V_1$  또는  $-V_2$ 가 공급될 때 보다 전력 손실(빔금친 부분)(122 및 124)이 줄어들게 됨을 알 수 있다.

<51> 만일, 전치 증폭된 양의 부분(30)이 도 5에 도시된 바와 같이  $+V_2 \sim +V_3$ 에 존재하고 전치 증폭된 음의 부분(32)이  $-V_2 \sim -V_3$ 에 존재할 때(구간 ㉕), 제2 및 제5 전력 증폭기들(62 및 72)만 동작하고, 제1, 제3, 제4 및 제6 전력 증폭기들(60, 64, 70 및 74)은 동작하지 않는다. 왜냐하면, 트랜지스터들(Q2 및 Q7)은 고 저항 상태가 되고, 양 및 음의 제3 전원들( $+V_3$  및  $-V_3$ )은 제6 및 제8 다이오드들(D<sub>3M-3</sub> 및 D<sub>4M-4</sub>)에 의해 차단되기 때문이다. 예컨데, 도 5에 도시된 바와 같이 양의 제1 ~ 제3 전원들( $+V_1 \sim +V_3$ )중에서 양의 제2 전원( $+V_2$ )이 양의 공급 전원으로서 선택되고 음의 제1 ~ 제3 전원들( $-V_1 \sim -V_3$ )중에서 음의 제2 전원( $-V_2$ )이 음의 공급 전원으로서 선택된다. 이 때, 전력 증폭부(24A)는 양 및 음의

제2 전원들( $+V_2$  및  $-V_2$ )에 응답하여 전치 증폭된 양 및 음의 부분들(30 및 32)을 전력 증폭한다. 따라서, 도 5에 도시된 구간 ⑥에서와 같이 양의 공급 전원으로  $+V_1$ 가 공급되고 음의 공급 전원으로  $-V_1$ 가 공급될 때 보다 전력 손실(빗금친 부분)(126 및 128)이 줄어들게 됨을 알 수 있다.

<52> 만일, 전치 증폭된 양의 부분(30)이  $+V_1 \sim +V_2$ 에 존재하고 전치 증폭된 음의 부분(32)이  $-V_1 \sim -V_2$ 에 존재할 때(구간 ②), 제1 및 제4 전력 증폭기들(60 및 70)만 동작하고, 제2, 제3, 제5 및 제6 전력 증폭기들(62, 64, 72 및 74)은 동작하지 않는다. 왜냐하면, 트랜지스터들(Q4, Q6, Q9 및 Q11)은 포화 상태가 되고, 양 및 음의 제2 전원들( $+V_2$  및  $-V_2$ )은 제7 및 제9 다이오드들( $D_{3M-2}$  및  $D_{4M-3}$ )에 의해 차단되고, 양 및 음의 제3 전원들( $+V_3$  및  $-V_3$ )은 제6 및 제8 다이오드들( $D_{3M-3}$  및  $D_{4M-4}$ )에 의해 차단되기 때문이다. 예컨대, 도 5에 도시된 바와 같이 양의 제1 ~ 제3 전원들( $+V_1 \sim +V_3$ )중에서 양의 제1 전원( $+V_1$ )이 양의 공급 전원으로 선택되고 음의 제1 ~ 제3 전원들( $-V_1 \sim -V_3$ )중에서 음의 제1 전원( $-V_1$ )이 음의 공급 전원으로 선택된다. 이 때, 전력 증폭부(24A)는 양 및 음의 제1 전원들( $+V_1$  및  $-V_1$ )에 응답하여 양 및 음의 부분들(30 및 32)을 전력 증폭한다. 따라서, 도 5에 도시된 구간 ②에서 발생하는 전력 손실은 빗금친 부분(130 및 132)과 같아진다.

<53> 결국, 본 발명에 의한 오디오 전력 증폭 장치 및 방법은 오디오 입력 신호의 레벨에 따라 양 및 음의 공급 전원을 선형적으로 자동으로 결정하고, 결정된 공급 전원을 이용하여 오디오 입력 신호의 전력을 증폭시킴을 알 수 있다.

**【발명의 효과】**

<54>       이상에서 설명한 바와 같이, 본 발명에 의한 오디오 전력 증폭 장치 및 방법은 오디오 입력 신호의 레벨을 검출하기 위한 별도의 비교기를 종래의 오디오 전력 증폭 장치와 달리 요구하지 않으므로 제작 단가를 절감시키도록 하고 단일 칩으로 구현될 경우 칩의 크기를 줄일 수 있도록 하며, 전원 공급부(22)에서 공급되는 공급 전원을 선형적으로 선택하기 때문에 종래의 오디오 전력 증폭 장치에서 비교기가 스위칭할 때 발생하는 고주파 잡음을 원천적으로 제거할 수 있으며 왜곡(distortion)을 줄일 수도 있고, 전류 증폭기를 구현하는 트랜지스터들 몇개만을 더 부가시킴으로서 선택될 수 있는 공급 전원에 레벨의 종류를 쉽게 확장시킬 수 있는 효과를 갖는다.

**【특허청구범위】****【청구항 1】**

각각이, 외부로부터 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력하는 제1 ~ 제B 전력 증폭단들을 갖는 오디오 전력 증폭 장치의 상기 제b( $1 \leq b \leq B$ ) 전력 증폭단에 있어서,

상기 오디오 입력 신호를 양 및 음의 부분들로 나누어 증폭하고, 증폭된 양 및 음의 부분들을 출력하는 전치 증폭부;

점차적으로 감소하는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들 및 점차적으로 감소하는 서로 다른 레벨을 갖는 음의 제1 ~ 제M 전원들을 공급하는 전원 공급부;

상기 증폭된 양의 부분의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 상기 양의 제1 ~ 제M 전원들 중 하나로부터 선택하고 상기 증폭된 음의 부분의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 상기 음의 제1 ~ 제M 전원들 중 하나로부터 선택하며, 상기 양의 공급 전원에 응답하여 상기 증폭된 양의 부분을 다시 증폭하고 상기 음의 공급 전원에 응답하여 상기 증폭된 음의 부분을 다시 증폭하며, 다시 증폭된 양 및 음의 부분들을 출력하는 전력 증폭부; 및

상기 전력 증폭부들에서 다시 증폭된 양 및 음의 부분들을 합성하고, 합성한 결과를 상기 오디오 출력 신호로서 출력하는 신호 합성부를 구비하는 것을 특징으로 하는 오디오 전력 증폭 장치.

## 【청구항 2】

제1 항에 있어서, 상기 전력 증폭부는

양의 상기 제1 ~ 제M 전원들과 각각 연결되며 서로 직렬 연결되는 제1 ~ 제M 전류 증폭기들;

음의 상기 제1 ~ 제M 전원들과 각각 연결되며 서로 직렬 연결되는 제M+1 ~ 제2M 전류 증폭기들; 및

상기 증폭된 양의 부분과 상기 증폭된 음의 부분 사이에 직렬 연결되는 제1 ~ 제2M 저항들을 구비하고,

상기 제 $m$ ( $2 \leq m \leq M-1$ ) 전류 증폭기는 상기 제 $m-1$  저항과 상기 제 $m$  저항 사이에 존재하는 제1 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $m-1$  전류 증폭기로부터 출력되는 전류를 증폭하여 제 $m+1$  전류 증폭기로 출력하고

상기 제 $M+m$  전류 증폭기는 상기 제 $M+m-1$  저항과 상기 제 $M+m$  저항 사이에 존재하는 제2 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 제 $M+m-1$  전류 증폭기로부터 출력되는 전류를 증폭하여 상기 제 $M+m+1$  전류 증폭기로 출력하며,

상기 제1 전류 증폭기는 상기 제1 저항과 상기 증폭된 양의 부분 사이에 존재하는 제3 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되고, 상기 제M+1 전류 증폭기는 상기 제M+1 저항과 상기 증폭된 음의 부분 사이에 존재하는 제4 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되며,

상기 제M 전류 증폭기는 상기 제M-1 저항과 상기 제M 저항 사이에 존재하는 제5 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 상기 제M-1 전류 증폭기로부터 출력되는 전류를 증폭하여 상기 다시 증폭된 양의 부분으로서 상기 신호 합성부로 출력하고, 상기 제2M 전류 증폭기는 상기 제2M-1 저항과 상기 제2M 저항 사이에 존재하는 제6 노드에 걸리는 전압 강하의 레벨에 응답하여 바이어스되어 상기 제2M-1 전류 증폭기로부터 출력되는 전류를 증폭하여 상기 다시 증폭된 음의 부분으로서 상기 신호 합성부로 출력하는 것을 특징으로 하는 오디오 전력 증폭 장치.

### 【청구항 3】

제2 항에 있어서, 상기 제1 ~ 제2M 전류 증폭기들 각각은

각자의 바이어스 측과 연결되는 베이스 및 상기 양 또는 상기 음의 해당하는 전원과 연결되는 컬렉터를 갖는 제1 트랜지스터;

상기 제1 트랜지스터의 이미터와 연결되는 일측을 갖는 제2M+1 저항; 및

상기 제1 트랜지스터의 이미터와 연결되는 베이스, 상기 제1 트랜지스터의 컬렉터와 상기 제2M+1 저항의 타측 사이에 연결되는 컬렉터 및 이미터를 갖는 제2 트랜지스터를 구비하는 것을 특징으로 하는 오디오 전력 증폭 장치.



## 【청구항 4】

제3 항에 있어서, 상기 전력 증폭부는

상기 제3 노드와 상기 제1 전류 증폭기의 바이어스측에 각각 연결되는 양극 및 음극을 갖는 제1 다이오드;

상기 제4 노드와 상기 제M+1 전류 증폭기의 바이어스측에 각각 연결되는 음극 및 양극을 갖는 제2 다이오드; 및

제 3 ~ 제2M-2 다이오드(들)을 더 구비하고,

상기 제m+1 다이오드는 상기 제1 노드와 상기 제m 전류 증폭기의 바이어스측에 각각 연결되는 양극 및 음극을 갖고, 상기 제M+m-1 다이오드는 제2 노드와 상기 제M+m 전류 증폭기의 바이어스측에 각각 연결되는 음극 및 양극을 갖는 것을 특징으로 하는 오디오 전력 증폭 장치.

## 【청구항 5】

제4 항에 있어서, 상기 전력 증폭부는

제 2M-1 ~ 제4M-4 다이오드(들)을 더 구비하고,

상기 제x( $2M-1 \leq x \leq 3M-3$ ) 다이오드는 양의 상기 제x-2M+3 전원과 상기 제x-2M+2 전류 증폭기의 출력측에 각각 연결되는 양극 및 음극을 갖고, 상기 제y( $3M-2 \leq y \leq 4M-4$ ) 다이오드는 음의 상기 제y-3M+4 전원과 상기 제y-2M+3 전류 증폭기의 출력측에 각각 연결되는 음극 및 양극을 갖는 것을 특징으로 하는 오디오 전력 증폭 장치.

**【청구항 6】**

제5 항에 있어서, 상기 제b 전력 증폭단은

상기 제M 저항과 상기 제2M 저항 사이에 연결되는 베이스, 상기 제5 노드와 상기 제6 노드 사이에 연결되는 컬렉터 및 이미터를 갖는 제3 트랜지스터를 더 구비하는 것을 특징으로 하는 오디오 전력 증폭 장치.

**【청구항 7】**

제6 항에 있어서, 상기 신호 합성부는

상기 제M 전류 증폭기로부터 출력되는 상기 다시 증폭된 양의 부분과 상기 제2M 전류 증폭기로부터 출력되는 상기 다시 증폭된 음의 부분 사이에 직렬 연결되는 제2M+2 및 제2M+3 저항들을 구비하고,

상기 오디오 출력 신호는 제2M+2 저항과 상기 제2M+3 저항의 사이로부터 출력되는 것을 특징으로 하는 오디오 전력 증폭 장치.

**【청구항 8】**

제1 항에 있어서, 상기 전치 증폭부는 상기 신호 합성부로부터 출력되는 상기 오디오 출력 신호에 응답하여 증폭율을 가변시키는 것을 특징으로 하는 오디오 전력 증폭 장치.

**【청구항 9】**

각각이, 외부로부터 입력한 교류 형태의 오디오 입력 신호를 전력 증폭하고, 전력 증폭된 결과를 오디오 출력 신호로서 출력하는 제1 ~ 제B 전력

증폭단들을 갖는 오디오 전력 증폭 장치의 상기 제 $b(1 \leq b \leq B)$  전력 증폭단에서 수행되는 전력 증폭 방법에 있어서,

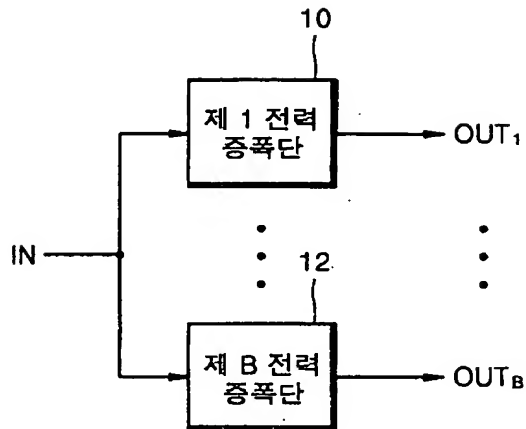
(a) 상기 오디오 입력 신호를 양 및 음의 부분들로 나누어 증폭하여 증폭된 양 및 음의 부분들을 구하는 단계;

(b) 상기 (a) 단계에서 증폭된 양의 부분의 레벨 크기에 비례하는 레벨을 갖는 양의 공급 전원을 외부에서 제공되며 점차적으로 감소하는 서로 다른 레벨을 갖는 양의 제1 ~ 제M 전원들 중 하나로부터 선택하고 상기 (a) 단계에서 증폭된 음의 부분의 레벨 크기에 비례하는 레벨을 갖는 음의 공급 전원을 외부에서 제공되며 점차적으로 감소하는 서로 다른 레벨을 갖는 음의 제1 ~ 제M 전원들 중 하나로부터 선택하며, 선택된 상기 양의 공급 전원에 응답하여 상기 (a) 단계에서 증폭된 양의 부분을 다시 증폭하고 선택된 상기 음의 공급 전원에 응답하여 상기 (a) 단계에서 증폭된 음의 부분을 다시 증폭하는 단계; 및

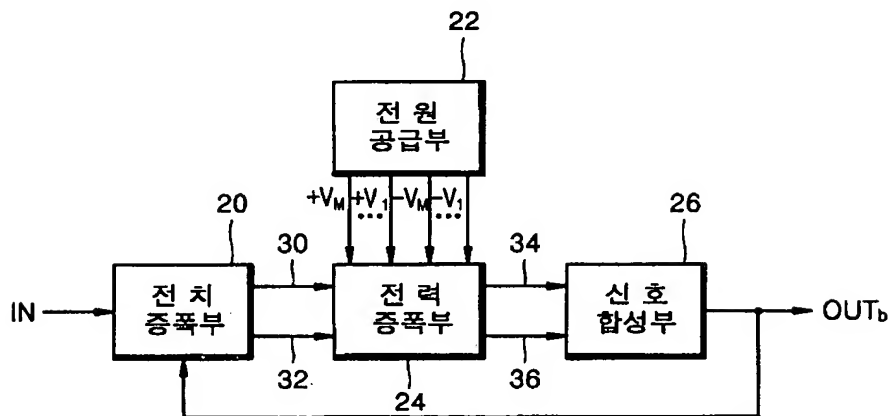
(c) 상기 (b) 단계에서 다시 증폭된 양 및 음의 부분들을 합성하고, 합성한 결과를 상기 오디오 출력 신호로서 결정하는 단계를 구비하는 것을 특징으로 하는 오디오 전력 증폭 방법.

## 【도면】

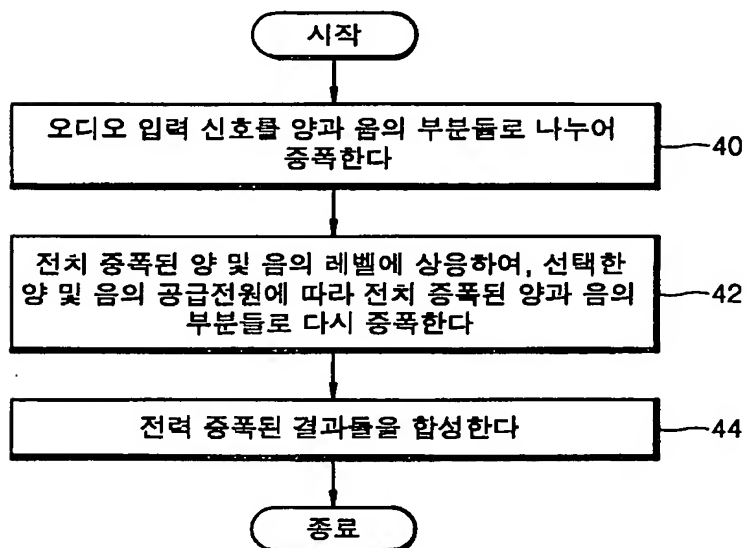
【도 1】



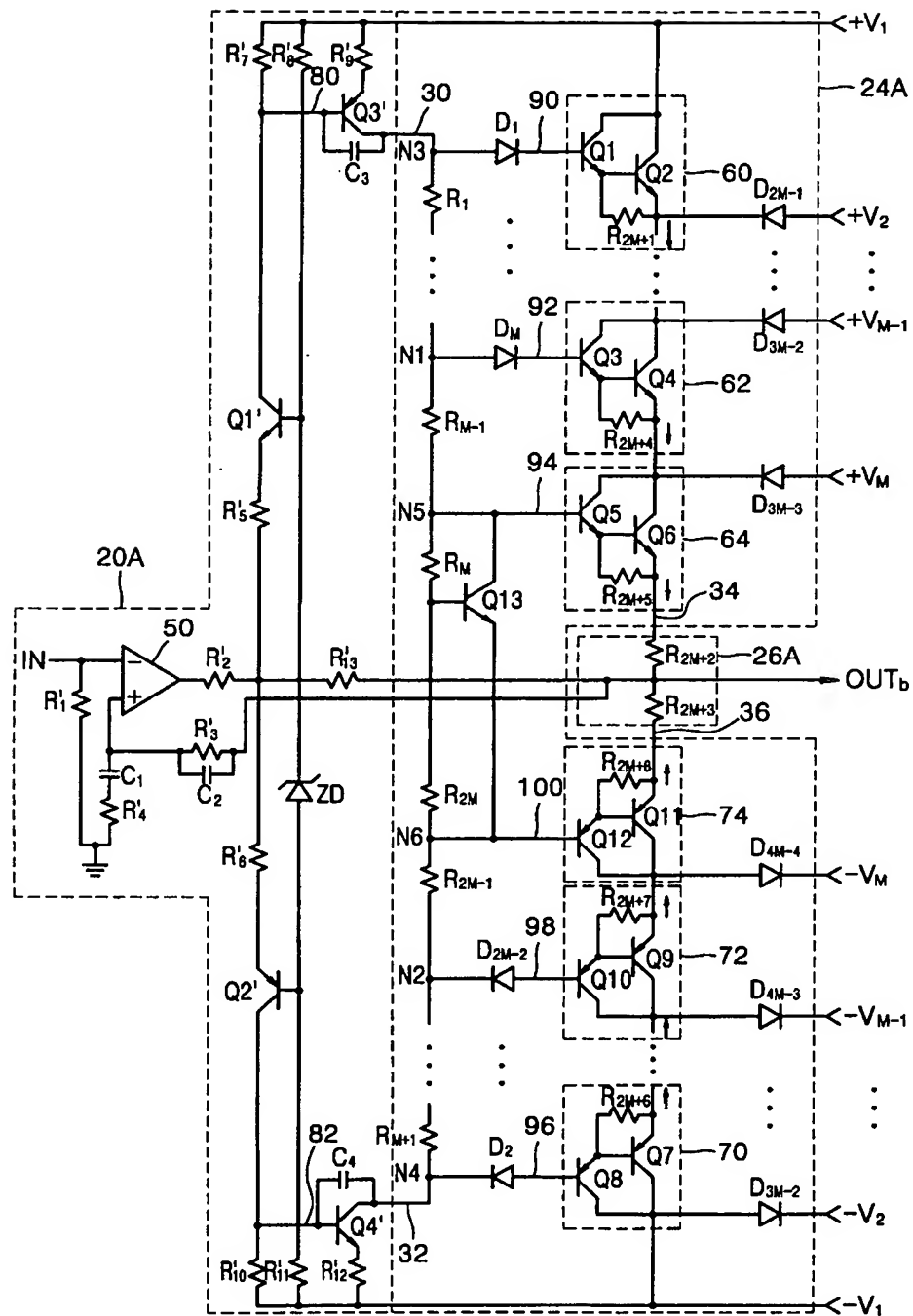
【도 2】



【도 3】



【도 4】



【도 5】

